

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-030043

(43)Date of publication of application : 31.01.1995

(51)Int.Cl.

H01L 23/50

(21)Application number : 05-173231

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 13.07.1993

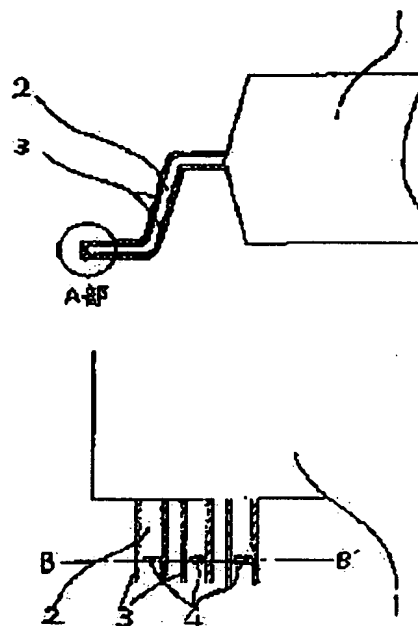
(72)Inventor : MIYOSHI AKIRA

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

## (57)Abstract:

**PURPOSE:** To prevent a semiconductor device from being defectively mounted on a board by a method wherein the tips of leads of a flat package or a single-out-line package provided with gull-wing outer leads are subjected to tinning.

**CONSTITUTION:** When a lead 2 is so processed as to make plating solder adhere to an A part of the lead 2, a cut 4 is provided to the A part by etching when an etching frame is used or by pressing when a press frame is used. As a result, tinning 3 can be made to adhere to the A part. Therefore, when a check operation to see if the lead 2 is rising or not or a positioning operation is carried out recognizing the tip of the lead 2, a recognition failure can be prevented, and a semiconductor device can be prevented from being defectively mounted.



## LEGAL STATUS

[Date of request for examination] 08.03.1999

[Date of sending the examiner's decision of rejection] 07.11.2000

[Kind of final disposal of application other than withdrawal the examiner's decision of rejection or application converted registration]

[Date of final disposal for application] 26.01.2001

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-30043

(43) 公開日 平成7年(1995)1月31日

(51) Int. Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	N E			

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-173231

(22) 出願日 平成5年(1993)7月13日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 三好 彰

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

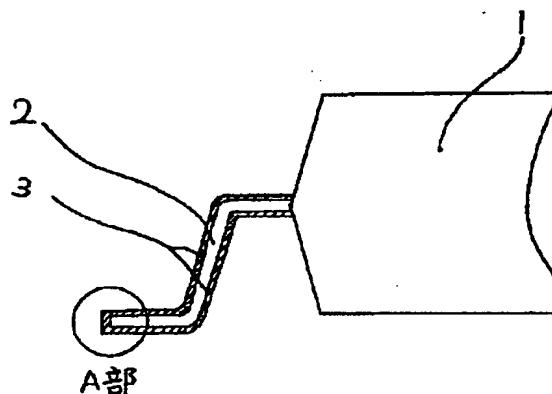
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 半導体装置及び半導体装置の製造方法

(57) 【要約】

【構成】 ガルウィング型の半導体装置外部端子（以降簡略化のためリードと呼ぶ）の形状を持つフラットパッケージやシングルアウトラインパッケージにおいて、リードの先端部に半田メッキがある事を特徴とする半導体装置。またその製造方法。A部をエッチングあるいはプレス加工にて切り込み4を施す。また、エッチングフレームの場合は、リード2の加工の際、A部にハーフエッチあるいは、ディンプルを設けてもよい。またリード成形時に、意識的に切断パンチと成形ダイの間隔を開け、成形した際、リード切断面がだらし、リード裏面の半田メッキを、結果的にA部に回り込ます方法、リード先端部のみ、半田ディップ方法等。

【効果】 リード先端部に半田メッキが付着しているという構造により、基板実装時の実装不良を防ぐ。また、リードの浮きを検査する場合や位置決めによりリード先端部を認識している場合、入射光が乱射せず認識不良を防ぐことができる。



## 【特許請求の範囲】

【請求項1】 ガルウィング型の半導体装置外部端子（以降簡略化のためリードと呼ぶ）の形状を持つフラットパッケージやシングルアウトラインパッケージにおいて、リードの先端部に半田メッキがある事を特徴とする半導体装置。

【請求項2】 ガルウィング型のリードの形状を持つフラットパッケージやシングルアウトラインパッケージにおいて、リードの先端部に半田メッキを付着させることを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に係り、さらに詳しくは、半導体チップとリードフレームとを合成樹脂で一体成形してなる樹脂封止型の半導体装置及びその製造方法に関する。

【0002】

【従来の技術】半導体装置は、周知のように集積回路が形成された半導体チップの電極と、これに対応したリードフレームの各インナーリードとを接続し、ついで各リードの先端部で形成されたリードを残して射出成形機により合成樹脂で一体的に成形する。そして成形された樹脂パッケージの外側において各リードを切断し、必要に応じてリードを適宜折曲げて半導体装置を製造している。

【0003】図7は例えば特開昭61-3100号公報に記載された従来の半導体装置の一例を示す斜視図である。図において、14はリードフレーム2aのダイパッド、2はリードフレーム2aのリードで、ダイパッド14の四辺に対向して等間隔に外方に向かって配設されている。15はダイパッド14の中央部に接着された半導体チップで、その電極とこれに対応するインナーリード2bとは、それぞれワイヤ16により接続されている。

【0004】上記のようにしてインナーリード2bが接続された半導体チップ15は、リード2を残してリードフレーム2aと共に、エポキシ樹脂の如き合成樹脂により一体的にモールドングされて樹脂パッケージ17により封止され、半導体装置1が構成される。そして半田メッキ3を施し、リード2をガルウィング状に成形する。

【0005】ところでこの従来のリードは、半田メッキ3を行った後リード成形時に切断していたため、先端部には半田メッキ3が施されていなかった。

【0006】

【発明が解決しようとする課題】しかし、前述の従来技術ではリード先端部に半田メッキが無いため、次の様な問題点を有する。

【0007】（1）半導体装置を基板に実装する際にリード先端部に半田が吸い上がらないため実装不良を起こす（図6（a））。

【0008】（2）実装する場合、リードの浮きを検査する場合、一般にはリード先端を光学系で検査あるいは位置決めに用いているが、先端だけ半田メッキが無い場合そこだけ反射の具合が変わり認識不良を起こす（図6（b））。

【0009】そこで本発明はこの様な問題点を解決する事を目的とする。

【0010】

【課題を解決するための手段】ガルウィング型の半導体装置外部端子（以降簡略化のためリードと呼ぶ）の形状を持つフラットパッケージやシングルアウトラインパッケージにおいて、リードの先端部に半田メッキがある事を特徴とする半導体装置。

【0011】ガルウィング型のリードの形状を持つフラットパッケージやシングルアウトラインパッケージにおいて、リードの先端部に半田メッキを付着させることを特徴とする半導体装置の製造方法。

【0012】本発明の半導体装置はリードの先端部に半田メッキがある事を特徴とする。又本発明の半導体装置は、リード先端部の少なくとも一部に半田メッキがある事を特徴とする。

【0013】

【作用】本発明の上記の構成によればリード先端部の全部あるいは一部に半田メッキされていることにより

（1）半導体装置を基板に実装する際にリード先端部に半田が吸い上がらないため実装不良を起こすことを防ぐことができる。

【0014】（2）実装する場合、リードの浮きを検査する場合、一般にはリード先端を光学系で検査あるいは位置決めに用いているが、先端だけ半田メッキが無い場合そこだけ反射の具合が変わり認識不良を起こすことを防ぐ事ができる。

【0015】

【実施例】以下に本発明の実施例を図面にもとづいて説明する。

【0016】図1は本発明の実施例を示す断面図である。図のリード2の先端部（以後簡略化のためA部と呼ぶ）に半田メッキ3が付着している。

【0017】図2は、本発明の実施例の1つである。図1の如くA部の1部に半田メッキ3を付着させるために、リード2を加工する際に、エッチングフレームの場合はA部をエッチングで切り込み4を施す。また、プレスフレームの場合は、プレス加工にて切り込み4を施す。その結果、図2の様に半田メッキ工程時に、半田メッキ3を付着させる事ができる。この場合は、リード2を成形する際は、B-B'で切断する事が必要である。また、エッチングフレームの場合は、リード2の加工の際、A部にハーフエッチあるいは、ディンプルを設けても、同様の効果が得られる。

【0018】図3（a）は、もう1つの実施例を示した

断面図である。この場合は、図2(A)と異なり、通常のリードフレーム2aを用いる。リード成形時に、図3(b)の様に、意識的に切断パンチ5と成形ダイ6の間隔を開ける。その結果、成形した際、リード切断面がだれ、リード裏面の半田メッキが、結果的にA部に回り込む事になる。そして、図1(a)の如くA部の全面に半田メッキ2があることになる。

【0019】図4は、その他の実施例を示す図である。この場合も、通常のリードフレーム2aを使用する。そして、リード2成形時までは通常に加工し、最後にリード先端部のみ、140℃以上に熱せられた半田7に漬け(半田ディップ)する事によりA部の全面に半田7を付着させる。

【0020】以上のような実施例において、図5(a)に示す様に、図1の半導体装置を基板9に実装する場合、本発明により、A部の全部あるいは一部に半田メッキ2が付着しているために、A部に容易に半田8が付着する。

【0021】また、図5(b)はもう1つの本発明の効果を示す図である。リード浮きの測定時あるいは基板9に実装する時のアライメント時にA部を認識する際、本発明により、A部の全部あるいは一部に半田メッキ2が付着しているために認識装置10から発せられた入射光11は、図のように乱射せず、反射光12を発するため、認識不良を起こす事がない。

【0022】

【発明の効果】本発明の半導体装置は、以上説明したように、半導体装置のリード先端部に半田メッキが付着しているという構造により、基板実装時の実装不良を防ぐ効果がある。また、リードの浮きを検査する場合や位置決めにリード先端部を認識している場合、認識不良を防ぐ効果がある。

\*

\*【図面の簡単な説明】

【図1】本発明の断面図。

【図2】本発明の半導体装置の実施例を示す説明図。

【図3】(a)は、本発明の半導体装置の他の実施例を示す説明図。(b)は、本発明の図3(a)の補足図。

【図4】本発明の半導体装置のもう1つの実施例を示す説明図。

【図5】(a)は、本発明の効果を示す説明図。(b)は、本発明のもう1つの効果を示す説明図。

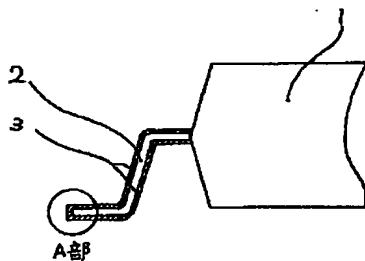
10 【図6】(a)は、従来の課題を示す説明図。(b)は、従来のもう1つの課題を示す説明図。

【図7】従来の半導体装置を示す透視図。

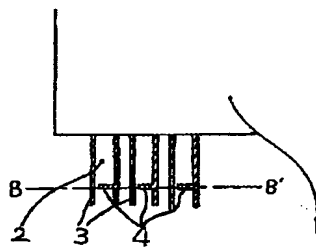
【符号の説明】

- 1・・・半導体装置
- 2・・・リード
- 2a・・・リードフレーム
- 2b・・・インナーリード
- 3・・・半田メッキ
- 4・・・切れ込み
- 5・・・切断パンチ
- 6・・・成形ダイ
- 7・・・溶融半田
- 8・・・半田
- 9・・・基板
- 10・・・認識装置
- 11・・・入射光
- 12・・・反射光
- 13・・・ダイパッド
- 14・・・半導体チップ
- 15・・・ワイヤ
- 16・・・ワイヤ
- 17・・・樹脂パッケージ

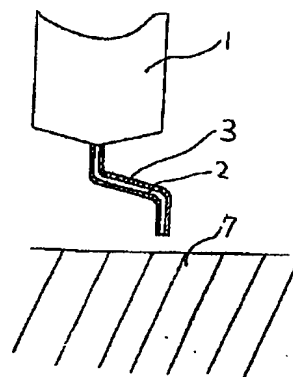
【図1】



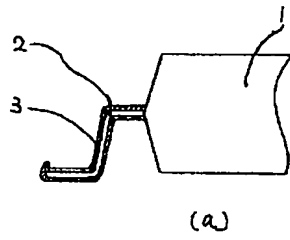
【図2】



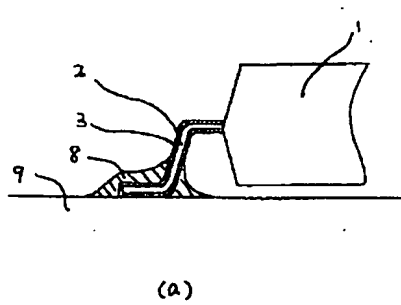
【図4】



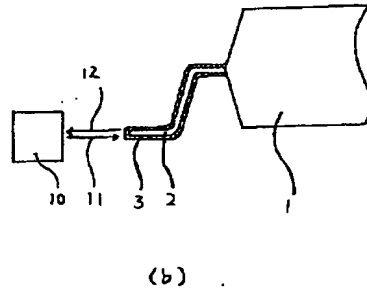
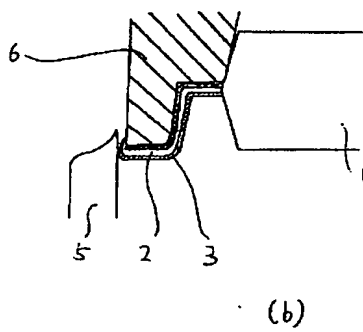
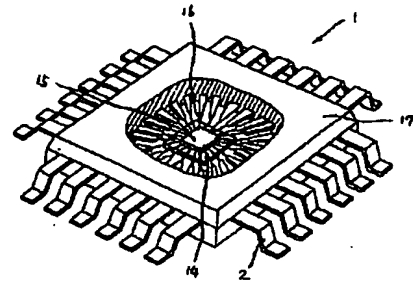
【図3】



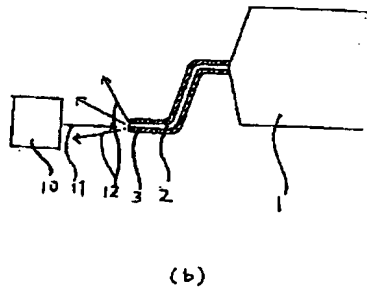
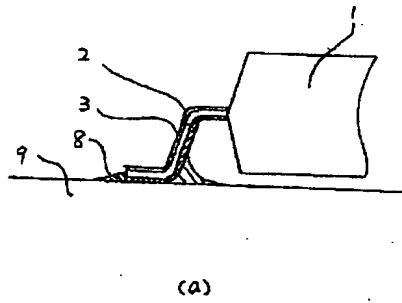
【図5】



【図7】



【図6】



【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成11年(1999)11月30日

【公開番号】特開平7-30043  
 【公開日】平成7年(1995)1月31日  
 【年通号数】公開特許公報7-301  
 【出願番号】特願平5-173231  
 【国際特許分類第6版】

H01L 23/50

【F1】

H01L 23/50 N  
 E

【手続補正書】

【提出日】平成11年3月8日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 リードフレームのリードを加工する際に所望の位置に切欠部を形成する工程と、前記リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記切欠部を含む前記リードの一部を残して樹脂によりモールドニングされる工程と、前記樹脂の被覆されない前記切欠部を含めた前記リードの全体にハンダからなるメッキを施す工程と、前記ハンダが付着したままの状態を保ちながら前記切欠部を切断して前記リードフレームから切り離す工程と、を有してなることを特徴とする半導体装置の製造方法。  
 【請求項2】 リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記リードの一部を残して樹脂によりモールドニングされる工程と、前記樹脂の被覆されない前記リードの全体にハンダからなるメッキを施す工程と、前記樹脂の被覆されない前記リードの一方の面側に位置する成形ダイと前記リードの他方の面側に位置する切断パンチとを有し、前記成形ダイと前記切断パンチとで前記リードを切断する工程と、を有し、前記リードを切断する工程では、切断部において前記成形ダイと前記切断パンチとの間隔を隔てた状態で切断を

行うことを特徴とする半導体装置の製造方法。

【請求項3】 リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記リードの一部を残して樹脂によりモールドニングされる工程と、前記樹脂の被覆されない前記リードの全体にハンダからなるメッキを施す工程と、前記樹脂の被覆されない前記リードの所望の位置で切断を行う工程と、前記リードの切断面に対してハンダを設ける工程と、を有する事を特徴とする半導体装置の製造方法。

【請求項4】 請求項1乃至3のいずれかに記載の製造方法により製造された半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】

【課題を解決するための手段】本発明の半導体装置の製造方法は、リードフレームのリードを加工する際に所望の位置に切欠部を形成する工程と、前記リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記切欠部を含む前記リードの一部を残して樹脂によりモールドニングされる工程と、前記樹脂の被覆されない前記切欠部を含めた前記リードの全体にハンダからなるメッキを施す工程と、前記ハンダが付着したままの状態を保ちながら前記切欠部を切断して前記リードフレームから切り離す工程と、を有してなることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】また、本発明における他の半導体装置の製造方法としては、リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記リードの一部を残して樹脂によりモールディングされる工程と、前記樹脂の被覆されない前記リードの全体にハンダからなるメッキを施す工程と、前記樹脂の被覆されない前記リードの一方の面側に位置する成形ダイと前記リードの他方の面側に位置する切断パンチとを有し、前記成形ダイと前記切断パンチとで前記リードを切断する工程と、を有し、前記リードを切断する工程では、切断部において前記成形ダイと前記切断パンチとの間隔を隔てた状態で切断を行うことを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】更に本発明における他の半導体装置の製造方法としては、リードフレームのダイパッドに半導体チップを載置する工程と、前記半導体チップの電極と前記リードとを電気的に接続する工程と、前記リードの一部を残して樹脂によりモールディングされる工程と、前記樹脂の被覆されない前記リードの全体にハンダからなるメッキを施す工程と、前記樹脂の被覆されない前記リードの所望の位置で切断を行う工程と、前記リードの切断面に対してハンダを設ける工程と、を有する事の特徴とする。また、本発明の半導体装置は上記いずれかの製造方法により製造されたことを特徴とする。